

Problemas de Rendimiento

Problema 1: (2 Ptos)

Hallar el CPI para un procesador en cuyo sistema se tienen 4 niveles de caché (L1\$, L2\$, L3\$, L4\$), con un CPI_{ideal} de 1 ciclo, con un tiempo de penalización de 110 ciclos de acceso a MP. Se tienen un 34% de instrucciones de tipo load/stores, con una tasa de aciertos de 98% a cache L1 de instrucciones y de 96,5% a cache L1 de datos. Incluido en el procesador se tiene, además, una cache L2 \$ con tasa de aciertos del 98,5% y un tiempo de penalización de 30 ciclos, y una cache L3 \$ con tasa de fallos del 0,8% y un tiempo de penalización de 37 ciclos. Externamente, y muy cercana al procesador se tiene una cache L4 \$, con tasa de fallos del 0,4% y un tiempo de penalización de 47 ciclos.

$$CPI = CPI_{ideal} + \text{Memor cycles}$$

$$CPI = CPI_{ideal} + (m_{I1} \cdot (1 - m_2) \cdot 30 + m_{I1} \cdot m_2 \cdot (1 - m_3) \cdot 37 + m_{I1} \cdot m_2 \cdot m_3 \cdot (1 - m_4) \cdot 47 + m_{I1} \cdot m_2 \cdot m_3 \cdot m_4 \cdot 110) + 0.34 \cdot (m_{D1} \cdot (1 - m_2) \cdot 30 + m_{D1} \cdot m_2 \cdot (1 - m_3) \cdot 37 + m_{D1} \cdot m_2 \cdot m_3 \cdot (1 - m_4) \cdot 47 + m_{D1} \cdot m_2 \cdot m_3 \cdot m_4 \cdot 110)$$

$$CPI = 1 + (0.98 \cdot (1 - 0.985) \cdot 30 + 0.98 \cdot 0.985 \cdot (1 - 0.8) \cdot 37 + 0.98 \cdot 0.985 \cdot 0.8 \cdot (1 - 0.004) \cdot 47 + 0.98 \cdot 0.985 \cdot 0.8 \cdot 0.004 \cdot 110) + 0.34 \cdot (0.965 \cdot (1 - 0.985) \cdot 30 + 0.965 \cdot 0.985 \cdot (1 - 0.8) \cdot 37 + 0.965 \cdot 0.985 \cdot 0.8 \cdot (1 - 0.004) \cdot 47 + 0.965 \cdot 0.985 \cdot 0.8 \cdot 0.004 \cdot 110)$$

$$CPI = 59.8299347656$$

Problema 2: (1 Ptos)

Calcula el tiempo medio de acceso (AMAT, en segundos) para el procesador del problema anterior (considerando únicamente la presencia de la cache L1), si el T_{ciclo} = 50 psec, el tiempo de acceso a cache es de 1 ciclo y se tiene una tasa de fallos de 2% por instrucción.

$$T_{ma}(\text{ciclos}) = 1 + 0.02 \cdot 110 = 2.2 \text{ ciclos}$$

$$T_{ma}(s) = 2.2 \text{ ciclos} \cdot 50 \times 10^{-12} \text{ s/ciclo} = 0,00000000011 \text{ s}$$

Problema 4: (1 Ptos)

Tenemos un sistema de memoria virtual con páginas de 8 KB. El espacio de direcciones físicas es de 1 GB y el de direcciones lógicas es de 2 GB.

a) Representa todos los campos de la dirección física y de la dirección lógica.

Direcciones físicas de 1GB: 30 Bits.
 Direcciones lógicas de 2GB: 31 Bits.
 Paginas de 8KB: 13 Bits de offset.

	Numero de pagina virtual	Offset
@virtual	18Bits	13Bits

	Marco de la página	Offset
@física	17Bits	13Bits

b) ¿Cuál sería el tamaño de la tabla de páginas en este sistema de memoria virtual para cada aplicación? Ten en cuenta que en cada entrada de la PT se guardan los bits del marco de página y 4 bits (bits de validez, de dirty y 2 bits de referencia para la LRU).

17 Bits de marco de la página.

1 Bit de validez.

1 Bit de dirty.

2 Bits de referencia.

18 Bits para diseccionar PT.

PT tendrá 2^{18} entradas con 21 bits/entrada cada una.

Tamaño de PT= 2^{18} entradas *21 Bits/entrada = 5505024 Bits = 688128 Bytes = 672 KB